

# 公開実用平成 4-66780

⑯ 日本国特許庁(JP)

⑰ 実用新案出願公開

⑱ 公開実用新案公報(U) 平4-66780

⑤ Int. Cl. 5

識別記号

庁内整理番号

④ 公開 平成4年(1992)6月12日

H 01 R 11/01  
9/09

A 6835-5E  
C 6901-5E

審査請求 未請求 請求項の数 2 (全 頁)

⑥ 考案の名称 リードチップからなる外部接続端子および当該外部接続端子を備えた混成集積回路装置

② 実 願 平2-110255

② 出 願 平2(1990)10月23日

⑦ 考 案 者 平 栗 慎 司 東京都台東区上野6丁目16番20号 太陽誘電株式会社内  
⑦ 出 願 人 太陽誘電株式会社 東京都台東区上野6丁目16番20号  
⑦ 代 理 人 弁理士 加藤 恭介

## 明 細 書

### 1 考案の名称

リードチップからなる外部接続端子および  
当該外部接続端子を備えた混成集積回路装置

### 2 実用新案登録請求の範囲

(1) 回路基板のランド電極と電氣的に接続する外部接続端子において、

一つのランド電極 9 と対応するように厚膜導体層 6 を形成した耐熱性絶縁部材からなる端子部 2 と、

当該端子部 2 と隣合う他の端子部 2' に接続する連結部 4、5 と、

各端子部間を絶縁するスペーサ部 3 と、

から構成されるリードチップ 1、11 が所望の長さに連結されていることを特徴とするリードチップからなる外部接続端子。

(2) 配線パターンおよび当該配線パターンに接続されているランド電極 9 が表面に形成されている

回路基板 8 と、

前記配線パターンの所定の位置に搭載されている電子部品 10 と、

前記ランド電極 9 に対応した位置に配置されたリードチップ 1、11 からなる請求項(1)記載の外部接続端子 7 と、

を備えていることを特徴とする混成集積回路装置。

### 3 考案の詳細な説明

#### 〔産業上の利用分野〕

本考案は、回路基板に外部接続端子を取り付けた場合、および当該外部接続端子を備えた混成集積回路装置を母回路基板に取り付けた場合のいずれにも好都合な外部接続端子、および当該外部接続端子を備えた混成集積回路装置に関するものである。

近年、電子機器は、ユーザの嗜好に合わせて多様化される傾向にある。これに対応するように混成集積回路装置は、多品種少量生産のものが多く

なってきた。

〔従来の技術〕

第5図は従来例における混成集積回路装置を母回路基板に取り付けた状態説明図である。

第5図において、母回路基板21の主面には、図示されていない配線パターンと当該配線パターンに接続されているランド電極22とが形成されている。また、上記配線パターン上には、図示されていない集積回路装置および／または電子回路部品等が搭載されている。

一方、混成集積回路装置23における絶縁基板の主面上には、ランド電極25と図示されていない所定の配線パターンとが、厚膜印刷によって形成されている。そして、混成集積回路装置23において、複数の外部接続用の端子リード24は、互いに対向する二つの端縁部に形成された前記ランド電極25から導出されている。

上記のような電子回路部品を搭載したデュアルインライン型混成集積回路装置23と母回路基板

2 1 との取り付けは、先ず、端子リード 2 4 を備えた混成集積回路装置 2 3 がクリームはんだを介してランド電極 2 2 上に載置され、その後、リフロー処理によるはんだ付けによって行なわれる。

このようにして母回路基板 2 1 と混成集積回路装置 2 3 とは、機械的および電氣的に接続される。

以上、デュアルインライン型混成集積回路装置について主に説明したが、シングルインライン型混成集積回路装置における端子リードと回路基板のランド電極との接続は、上記デュアルインライン型混成集積回路装置と略同様にして行なわれる。

〔考案が解決しようとする課題〕

回路基板は、近年大型の傾向にあるが、当該大型回路基板に合わせて外部接続端子が長大化してきた。この大きい回路基板に反り等の狂いが発生していると、前記長い外部接続端子の接続は、非常に困難になるという問題を有する。

また、第 5 図図示のような母回路基板 2 1 と混成集積回路装置 2 3 とを機械的および電氣的に接

続するには、前記端子リード 2 4 の配置を個々に揃えなければならない。その後、各端子リード 2 4 は、一つ一つ接続される。しかし、端子リード 2 4 がたとえば、不揃いの場合には、取り付け不良が発生する。すなわち、混成集積回路装置 2 3 を正しい位置に移動させたとしても、前記のように揃っていない外部接続用の端子リード 2 4 が一本でもあれば、取り付け不良となる。また、母回路基板 2 1 に前記混成集積回路装置 2 3 を実装した後、たとえば、作業中における混成集積回路装置 2 3 の落下事故、あるいは何らかの原因により混成集積回路装置 2 3 の基板面に対して水平方向に力が加わると、混成集積回路装置 2 3 の端子リード 2 4 は、脆弱なため折れ曲がり、前記混成集積回路装置 2 3 は傾いてしまう。このような場合には、母回路基板 2 1 の配線パターンと混成集積回路装置 2 3 の配線パターンとが接触して短絡事故が発生する恐れがある。特に、図示されていないシングルインライン型混成集積回路装置の場合には、その重心が高い位置にあるため、水平方向

の力に対して弱い。

本考案は、以上のような問題を解決するためのもので、混成集積回路装置における所望の端子数に合った外部接続端子を提供することを目的とする。

また、本考案は、所望の端子数をユニット化して一つの部品として電子部品あるいは集積回路装置と同時に回路基板に取り付けることができる外部接続端子を提供することを目的とする。

また、本考案は、水平および垂直方向の衝撃あるいは振動に対して強く、しかも安価な外部接続端子を備えた混成集積回路装置を提供することを目的とする。

〔課題を解決するための手段〕

前記目的を達成するために、本考案の外部接続端子は、一つのランド電極と対応するように厚膜導体層を形成した耐熱性絶縁部材からなる端子部と、当該端子部と隣合う他の端子部に接続する連結部と、各端子部間を絶縁するスペーサ部とから

構成されるリードチップが所望の長さに連結されるように構成される。

本考案の外部接続端子を備えた混成集積回路装置は、配線パターンおよび当該配線パターンに接続されているランド電極が表面に形成されている回路基板と、前記配線パターンの所定の位置に搭載されている電子部品と、前記ランド電極に対応した位置に配置されたリードチップからなる外部接続端子とから構成される。

#### 〔作 用〕

1 個のリードチップは、端子部と他のリードチップ、絶縁するためのスペーサ部、およびリードチップ間を接続する連結部とから構成されているため、これらのリードチップを所望の数だけ連結し、ユニット化して外部接続端子とする。したがって、当該外部接続端子は、どのような少量生産の回路基板に対しても適応できる。

また、このような外部接続端子は、電極間ピッチが一定に形成できて端子リードのように折れ曲



がることがないから端子間隔を狭かく設計できる。

また、外部接続端子を回路基板に取り付けた状態、または当該外部接続端子を備えた混成集積回路装置を母回路基板に取り付けた状態は、上下左右等あらゆる方向に対する衝撃あるいは振動に強く、短絡事故が発生しない。

また、外部接続端子は、一つの電子回路部品と同様に取り扱えるので、端子リードを一つ一つ揃えている従来の混成集積回路装置に比べて、混成集積回路装置の生産性が向上する。

#### 〔実 施 例〕

第1図は本考案におけるリードチップ説明図である。第1図において、リードチップ1は、たとえば、切削加工あるいは射出成形が簡単にできる合成樹脂からなる耐熱性絶縁部材の略円盤形状のもので、端子部2とスペーサ部3と連結部（連結凹部4、連結凸部5）とから構成される。そして、端子部2の周面上には、印刷あるいはメッキ等通常の手段により厚膜導体層6が形成されている。

また、スペーサ部 3 は、前記端子部 2 に連続して形成され、その周面の径は、前記端子部 2 の周面より小さい。スペーサ部 3 の一側面には、連結凹部 4 が、またスペーサ部 3 の他側面には、連結凸部 5 がそれぞれ形成されている。上記連結凹部 4 は、くり抜き、連結凸部 5 は、切削加工により形成される。そして、上記リードチップ 1 の連結凹部 4 に他のリードチップ 1 の連結凸部 5 を嵌合し、第 2 図図示のごとく、外部接続端子 7 が所望の長さに組立られる。すなわち、第 2 図図示外部接続端子 7 では、端子部 2 とスペーサ部 3 とが交互に配置されている。しかし、回路基板に使用しない端子がある場合には、その使用しない部分にスペーサ部 3 を連続して配置することができる。

第 3 図は、本考案における他のリードチップ説明図である。第 3 図に図示されているリードチップ 1 1 は、端子チップ 1 2 とスペーサチップ 1 6 とから構成される。そして、第 1 図図示の厚膜導体層 6 と同様に、厚膜導体層 1 5 が端子チップ 1 2 の周面上に形成されている。端子チップ 1 2 の



一方の側面には、後述する他のスペーサ凸部 1 8 を嵌合する端子凹部 1 3 が、他の側面には、後述する同じリードチップ 1 1 のスペーサ凹部 1 7 に嵌合する端子凸部 1 4 がそれぞれ形成されている。

また、スペーサチップ 1 6 の周面は、端子チップ 1 2 の周面より径が小さく、かつ一側面には、前記端子凸部 1 4 を嵌合するスペーサ凹部 1 7 が、また他の側面には、他のリードチップ 1 1 における端子チップ 1 2 の端子凹部 1 3 に嵌合するスペーサ凸部 1 8 がそれぞれ形成されている。

第 4 図は本考案における外部接続端子を回路基板に接続した状態説明図である。

第 4 図において、回路基板 8 は、たとえば、アルミナ基板あるいはガラスエポキシ樹脂基板からなり、その表面上に所望のランド電極 9 と図示されていない配線パターンとがたとえば、厚膜印刷により形成される。そして、前記ランド電極 9 と配線パターンとには、リフローはんだ付けを行なうためのはんだペーストが印刷される。その後、第 4 図図示のごとく、外部接続端子 7 および電子

部品 10 が配線パターンの所定の位置に載置される。なお、当該電子部品 10 は、集積回路装置、および／または抵抗、コンデンサ等のチップ部品である。

次に、前記のように外部接続端子 7 および電子部品 10 が載置されている回路基板 8 は、この状態で図示されていないリフロー炉に入れられ、外部接続端子 7 および電子部品 10 は、所望のランド電極 9 および配線パターンに電氣的に接続される。

さらに、上記のようにして作られた混成集積回路装置は、母回路基板に取り付ける際に、従来例のような端子リードがないため、一つの部品として他の電子部品と共に扱える。

以上、第 4 図図示の実施例における混成集積回路装置は、回路基板 8 の二端縁に沿って外部接続端子 7 が接続されているが、回路基板 8 の四端縁に設けたり、あるいは回路基板 8 の一端縁に取り付けるシングルインライン型とすることもできる。

以上、本考案の実施例を詳述したが、本考案は、

前記実施例に限定されるものではない。そして、  
実用新案登録請求の範囲に記載された本考案を逸  
脱することがなければ、種々の設計変更を行うこ  
とが可能である。

たとえば、リードチップの断面形状を丸型の代  
わりに、四角、三角等の多角形、あるいは楕円形  
等にすることができる。また、連結部の形状も同  
様に任意に変形することができる。

また、リードチップの製造方法は、一つ一つを  
切削して作る方法以外に、射出成形等公知の手段  
により行なわれる。

〔考案の効果〕

本考案によれば、外部接続端子をリードチップ  
の連結により構成したため、端子リードのように  
簡単に曲がらないので、端子間隔を従来より狭く  
正確に形成できる。しかも、リードチップの連結  
による外部接続端子は、端子数を任意に選択で  
きるので、端子リードを無駄にしない。そして、こ  
のようなリードチップからなる外部接続端子を回

路基板に取り付けるため、端子リードが曲がることがないから、混成集積回路装置あるいは混成集積回路装置を取り付けた母回路基板は、一層堅固に固着されるだけでなく、あらゆる方向の振動あるいは衝撃に対して高い信頼性を示す。

本考案によれば、外部接続端子の混成集積回路装置への取り付け、または当該混成集積回路装置の母回路基板への取り付けが、他の電子部品と共に実装およびリフロー処理できるので、集合基板に一括して実装すれば生産性が向上する。

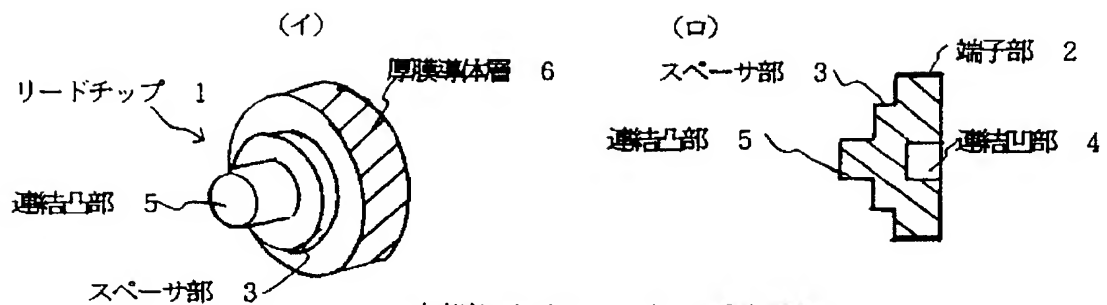
さらに、本考案によれば、自動加工機の採用により簡単にリードチップを作って置くことができるため、安価な外部接続端子を提供できる。

#### 4 図面の簡単な説明

第1図（イ）および（ロ）は本考案におけるリードチップ説明図、第2図は本考案における外部接続端子説明図、第3図は本考案における他のリードチップ説明図、第4図は本考案における外部接続端子を回路基板に接続した状態説明図、第5

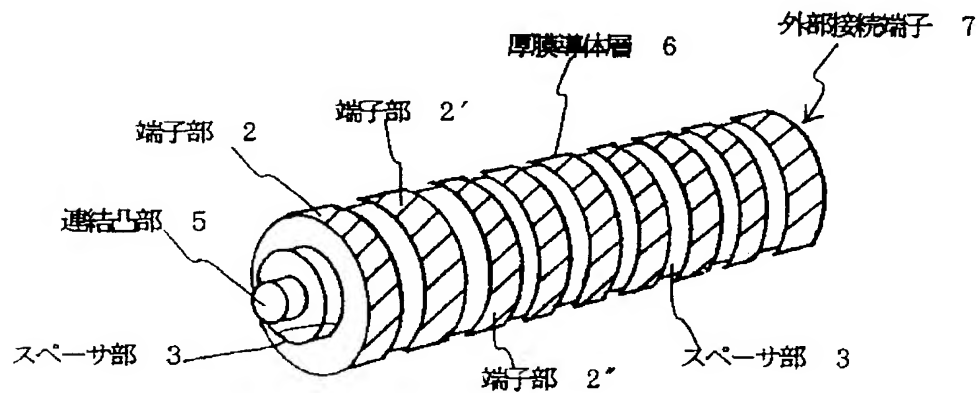
図は従来例における混成集積回路装置を母回路基板に取り付けた状態説明図である。

- 1 . . . リードチップ
- 2 . . . 端子部
- 3 . . . スペース部
- 4 . . . 連結凹部
- 5 . . . 連結凸部
- 6 . . . 厚膜導体層
- 7 . . . 外部接続端子
- 8 . . . 回路基板
- 9 . . . ランド電極
- 10 . . . 電子部品
- 11 . . . リードチップ
- 12 . . . 端子チップ
- 13 . . . 端子凹部
- 14 . . . 端子凸部
- 15 . . . 厚膜導体層
- 16 . . . スペースチップ
- 17 . . . スペース凹部
- 18 . . . スペース凸部



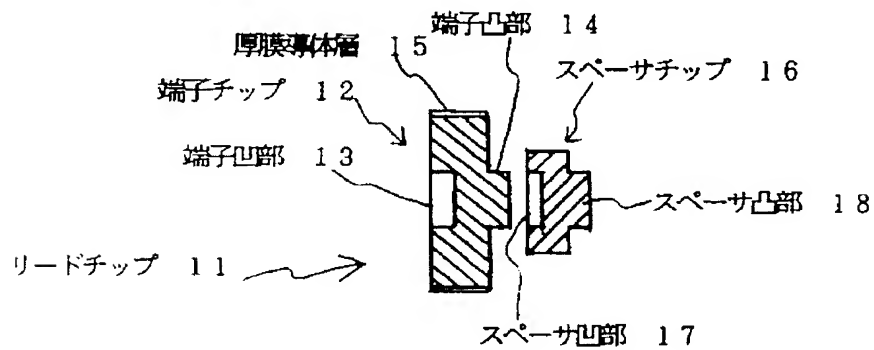
本考案におけるリードチップ説明図

第1図



本考案における外部接続端子説明図

第2図



本考案における他のリードチップ説明図

第3図

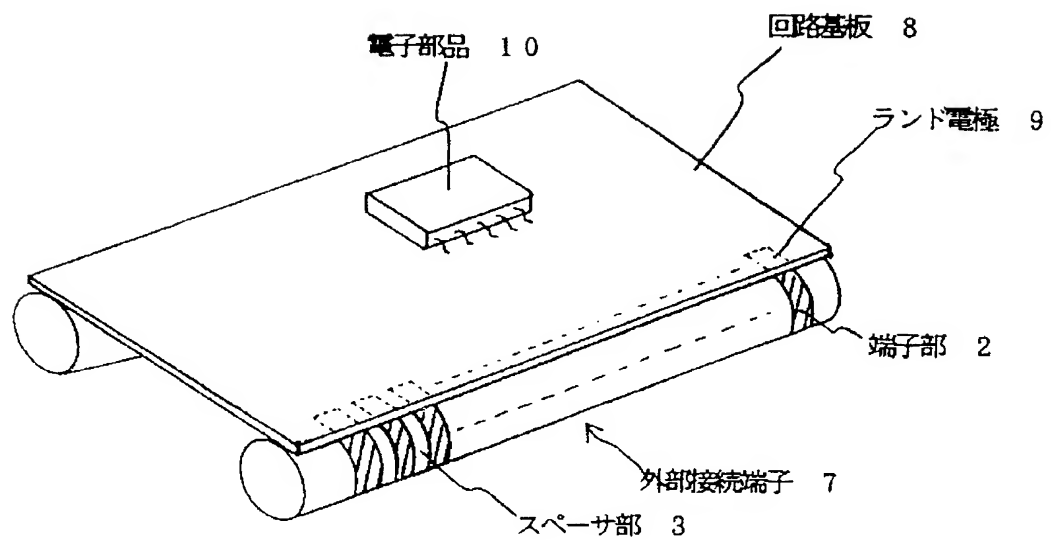
実用新案登録出願人 太陽秀電株式会社

代理人 弁理士 加藤 恭 介

実開シ - 6780

973



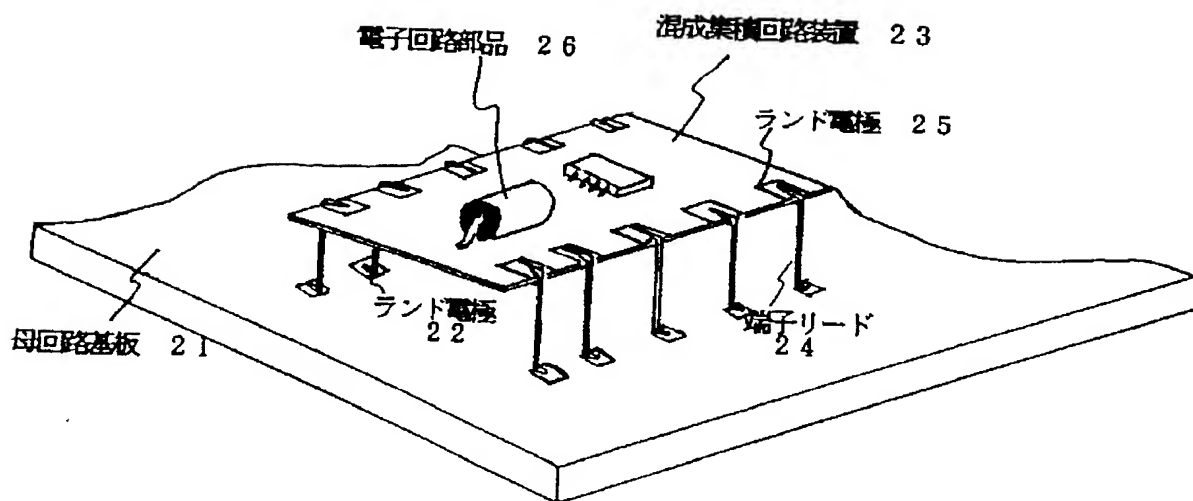


本考案における外部接続端子を回路基板に接続した状態説明図

第4図

実用新案登録出願人 太陽電機株式会社

代理人 弁理士 加藤 恭 介



従来例における混成集積回路装置を母回路基板に取り付けた状態説明図

第5図

実用新案登録出願人 太陽電子株式会社  
代理人 弁理士 加藤 恭介